

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-303248

(43)Date of publication of application : 28.10.1994

(51)Int.Cl.

H04L 12/42
H04L 12/28
H04L 12/40

(21)Application number : 05-091065

(71)Applicant : HITACHI LTD

(22)Date of filing : 19.04.1993

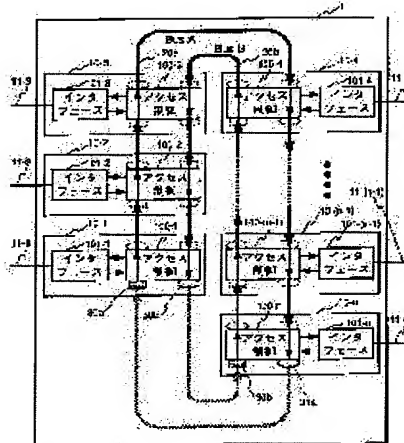
(72)Inventor : YANAGI JUNICHIRO
TAKASE MASAHIKO
TAKAHASHI SETSUO

(54) LOOPED BUS SYSTEM

(57)Abstract:

PURPOSE: To provide a looped bus system simple in constitution and capable of facilitating a loop reconstitution at the time of a fault.

CONSTITUTION: In the looped bus system where plural nodes 10-1 to 10-n are connected to each other with single direction buses 20a and 20b having signal transmission directions in mutually opposite directions, the head function 30a of one bus and the head function 30b of the other bus are positioned on the different nodes. The bus head function 30a and the other bus terminal function 31b are positioned on the same node. The head function 30b of the bus and the terminal function 31a of the other bus are positioned on the same bus. At normal time, a bus part in an unused state exists at a part of the looped bus and the reconstruction of the bus and the addition of the node can freely be executed by using the part.



LEGAL STATUS

[Date of request for examination] 03.08.1998

[Date of sending the examiner's decision of rejection] 04.07.2000

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's

decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平6-303248

(43)公開日 平成6年(1994)10月28日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 L 12/42				
12/28				
12/40				
		8838-5K	H 0 4 L 11/ 00	3 3 1
		8732-5K		3 1 0 A
		審査請求 未請求	請求項の数 7	〇 L (全 15 頁) 最終頁に続く

(21)出願番号 特願平5-91065

(22)出願日 平成5年(1993)4月19日

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者 柳 純一郎

東京都国分寺市東恋ヶ窪1丁目280番地

株式会社日立製作所中央研究所内

(72)発明者 高瀬 晶彦

東京都国分寺市東恋ヶ窪1丁目280番地

株式会社日立製作所中央研究所内

(72)発明者 高橋 節夫

神奈川県横浜市戸塚区戸塚町216番地 株

式会社日立製作所情報通信事業部内

(74)代理人 弁理士 小川 勝男

(54)【発明の名称】 ループドバスシステム

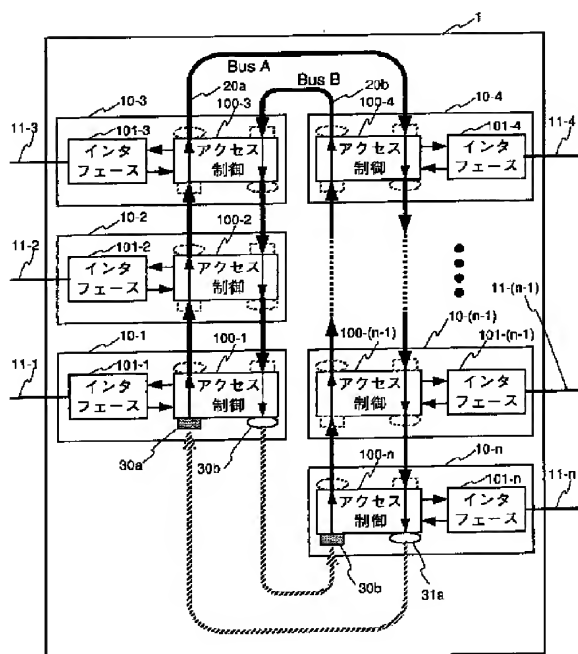
(57)【要約】

【目的】 構成が簡単で、障害時のループ再構成が容易にできるループドバスシステムを提供する。

【構成】 互いの逆方向の信号伝送方向をもつ単方向バス20aと20bによって複数ノード10-1~10-nを接続したループドバスシステムにおいて、一方のバスの先頭機能30aと他方のバスの先頭機能30bとが別々のノード上に位置させる。また、上記バス先頭機能30aと他方のバスの終端機能31bとを同一のノード上に位置させ、バスの先頭機能30bと一方のバスの終端機能31aとを同一ノード上に位置させる。

【効果】 正常時において、ループドバスの一部に未使用状態のバス部分が存在し、この部分を利用して、バスの再構成とノードの追加を自由に行える。

図 1



【特許請求の範囲】

【請求項1】複数のノード手段を信号伝送方向が互いに逆方向の第1、第2のバスでループ状に接続した構成のループドバスシステムにおいて、

上記各ノード手段が、上記第1、第2のバスに対応してそれぞれバス先頭機能部とバス終端機能部とを備え、正常時および障害発生時に、上記複数のノード手段のうちの1つにおいて上記第1バスのための先頭機能部と第2バスのための終端機能部とが動作し、他の1つのノード手段において上記第1バスのための終端機能部と第2バスのための先頭機能部とが動作し、その他のノード手段においてバス先頭機能部とバス終端機能部とが不動作の状態となることを特徴とするループドバスシステム。

【請求項2】前記各ノード手段が、前記第1、第2のバスと接続されたインターフェイス部と、上記各バスに対するアクセスを制御するためのアクセス制御部と、それぞれ上記インターフェイス部とアクセス制御部との間に接続された第1、第2のバス制御部とを有し、前記第1バスのための先頭機能部と第2バスのための先頭機能部とがそれぞれ上記アクセス制御部の入力側に位置し、前記第1バスのための終端機能部と第2バスのための終端機能部とがそれぞれ上記アクセス制御部の出力側に位置するように、上記第1、第2のバス制御部にそれぞれ1対の先頭機能部と終端機能部とが配置されていることを特徴とする請求項1に記載のループドバスシステム。

【請求項3】それぞれ信号線インタフェースと接続された複数のノード手段と、上記ノード手段間をループ状に接続するための信号伝送方向が互いに逆方向の第1、第2のバスとからなり、任意の信号線インタフェースから入力された情報を上記第1または第2のバスを介して他の任意のノード手段に転送し、該ノード手段に接続された信号線インタフェースに出力するようにしたループドバスシステムにおいて、

上記各ノード手段が、上記第1、第2のバスに対応してそれぞれバス先頭機能部とバス終端機能部とを備え、正常動作状態にある時、上記複数のノード手段のうちの1つにおいて上記第1バスのための先頭機能部と第2バスのための終端機能部とが動作し、他の1つのノード手段において上記第1バスのための終端機能部と第2バスのための先頭機能部とが動作し、その他のノード手段においてバス先頭機能部とバス終端機能部とが不動作の状態となることを特徴とするループドバスシステム。

【請求項4】前記各ノード手段が、前記第1、第2のバスに対するアクセスを制御するためのアクセス制御部と、それぞれ上記第1、第2のバスと上記アクセス制御部との間に接続された第1、第2のバス制御部とを有し、前記第1バスのための先頭機能部と第2バスのための先頭機能部とがそれぞれ上記アクセス制御部の入力側に位置し、前記第1バスのための終端機能部と第2バスのための終端機能部とがそれぞれ上記アクセス制御部の

出力側に位置するように、上記第1、第2のバス制御部にそれぞれ1対の先頭機能部と終端機能部とが配置されていることを特徴とする請求項3に記載のループドバスシステム。

【請求項5】互いに対をなす前記信号線インターフェイスとノード手段とが1つのカード構体に收容され、各カード構体間が前記第1、第2のバスで接続されたことを特徴とする請求項3または請求項4に記載のループドバスシステム。

10 【請求項6】複数のノード手段を信号伝送方向が互いに逆方向の第1、第2のバスでループ状に接続した構成のループドバスシステムにおいて、

上記各ノード手段が、上記第1、第2のバスに対応してそれぞれバス先頭機能部とバス終端機能部とを備え、正常時に、上記ノード手段間を接続する上記第1、第2のバスの1部が情報伝送に無関係となるように、少なくとも2つのノード手段で、上記第1バスのための先頭機能部および終端機能部と、上記第2バスのための先頭機能部および終端機能部とを動作させることを特徴とするループドバスシステム。

20 【請求項7】前記各ノード手段が、前記第1、第2のバスに対するアクセスを制御するためのアクセス制御部と、それぞれ上記第1、第2のバスと上記アクセス制御部との間に接続された第1、第2のバス制御部とを有し、前記第1バスのための先頭機能部と第2バスのための先頭機能部とがそれぞれ上記アクセス制御部の入力側に位置し、前記第1バスのための終端機能部と第2バスのための終端機能部とがそれぞれ上記アクセス制御部の出力側に位置するように、上記第1、第2のバス制御部にそれぞれ1対の先頭機能部と終端機能部とが配置されていることを特徴とする請求項6に記載のループドバスシステム。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、ループドバスシステムに関し、更に詳しくは、機能的に互いに分離された始点と終点を有し、例えば、1つの筐体内の複数のカード状回路部材間の通信を行うのに適したループドバス(Loop d Bus)システム、およびその構成法に関する。

【0002】

【従来の技術】公衆網等の通信ネットワークにおいては、情報を任意の宛先に伝える為に、送信情報の宛先に応じて最適な通信経路を選択し、選択された出力ポートに情報を出力するよう動作する、いわゆる交換機が用いられる。

【0003】交換機は、複数対の入出力ポートを備えており、入力ポートを收容した任意のインタフェースカードから、出力ポートが收容されている任意のインタフェースカードへ情報を転送する機能が必須となる。このような任意の入出力ポート間の通信を行う為に、従来の交

換機は、例えば、マトリクス状に構成したハードウェアからなる空間スイッチや、時間的位置を変化させることによって任意の出力先を選択する時間スイッチが用いられている。尚、上記した入力インタフェースカードと出力インタフェースカードがそれぞれ同一の媒体にアクセスすることによって、情報の交換機能を実現することも可能である。複数のカードが、このように通信を目的として共有する媒体を、一般に「バス」と呼んでいる。

【0004】国際標準の作成を行っているIEEEで提案された“Distributed Queue Dual Bus (DQDB) Subnetwork of a Metropolitan Area Network”, IEEE 802.6 (Dec. 1990)には、バスの形状を特殊なものとするこ

によって、付加的な機能を実現している。

【0005】図2と図3は、上記文献に示されている従来のバスの構成法を示した図であり、図2は、正常時におけるバスの状態を示す。ここでは、バスを介して通信を行なう情報の送信元もしくは受信先となる要素10-1~10-6を「ノード」と呼ぶことにする。各ノードは、共通媒体となる一対のバス20a、20bに接続されている。各バスは、それぞれ所定の信号伝送方向をもつ単方向性のバスからなり、任意のノード間での通信を可能とするために、信号伝送方向が互いに逆向きの2本のバスで各ノード間が接続されている。

【0006】以下の説明では、これら一対のバスの一方を便宜上「バスA」20a、他方を「バスB」20bと呼ぶことにする。各バスには、バスの始点と終点とが存在しており、それぞれ「バス先頭」、「バス終端」と呼ぶことにする。また、バス先頭が存在しているノードを、「Head of Bus A」、および「Head of Bus B」と呼ぶことにする。各バス先頭には、バス先頭機能30aまたは30bが存在し、バス終端には、バス終端機能31aまたは31bが存在する。これらのバス先頭機能とバス終端機能の詳細については後述する。

【0007】図2では、バス20a、20bのバス先頭機能とバス終端機能が、同一のノード10-1内に存在した例を示している。図2のように、バスがループ状に構成されたバス形態は、一般にループドバスと呼ばれ、ループドバスにおいては、転送情報がバス終端で捨てられ、同一の情報が同一バスを周回することはない。

【0008】図3は、バスの一部に媒体の欠損等に起因する障害40が発生した場合のバスの状態を示している。例えば、ノード10-4とノード10-5との間で障害が発生した場合、それまでバス先頭とバス終端が互いに分離して存在していたノード10-1において、これらのバス先頭とバス終端とを接続した状態に変更し、バス先頭機能とバス終端機能を他のノードに移動することにより、全てのノード間の通信を可能にできる。例えば、障害位置に隣接する一方のノード10-5でバスAの先頭機能30aとバスBの終端機能31bを、また、上記障害位置に隣接する他方のノード10-4でバスA

の終端機能31aとバスBの先頭機能30bをそれぞれ行うようにする。このように障害時にバス先頭とバス終端を移動することを「バスの再構成」と呼び、バスを再構成することによって、任意のノード間で、バスA20a、バスB20bを共有した通信が可能となる。

【0009】前記文献に示されたループドバスシステムによれば、各ノードは互いに独立した装置であり、ループドバスはこれらの装置間を結ぶ伝送線路として使用されている。ループドバスシステムにおいては、バス上の転送情報の形式と、各ノードが扱う通信情報の形式とを合致させることにより、情報形式の変換操作を簡単化、あるいは不要にすることができる。

【0010】例えば、広帯域ISDN(Integrated Services Digital Network)に用いられる装置では、情報が、図4に示すATM(Asynchronous Transfer Node)セルと呼ばれる固定長のパケット形式で伝送されるため、広帯域ISDNの一部を構成する装置に上述したループドバスを採用する場合、ループドバス上を流れる情報が上記ATMセルと同様の固定長パケット形式となることが望ましい。

【0011】図4は、ATMセルの形式を示す。ATMセル5は、例えば、53バイトの固定長パケットであり、5バイトのヘッダ部50と48バイトのユーザ情報部53とからなり、上記ヘッダ部50は、4バイトのヘッダ情報部51と1バイトのヘッダ検査符号部52とからなっている。

【0012】ループドバスで上記したATMセル形式の情報を伝送する場合、バスを効率よく使用する為には、バスのアクセスをATMセルの長さに応じた時間単位で制御できるようにしておく必要がある。1つのATMセルを送出するのに必要なバス上の時間単位は「スロット(Slot)」と呼ばれ、ループドバスの先頭において、各スロットの時間単位あるいは位置を示す情報を生成することにより、このバスに接続された全てのノードに、セルを書き込むべき時間あるいは位置の情報を与えることができる。即ち、バス先頭機能の主たる役割は、スロットを設定することであり、このことから、前記文献では、バス先頭機能をスロットジェネレータ(Slot Generator)と呼んでいる。

【0013】図5は、バス上を流れる信号のタイムチャートを示す。例えば、バス先頭(0)で、スロット60-i、60-(i+1)、……を設定すると、これらのスロットはバスを介してノード10-1、10-2、……に順次に伝わる。ノード10-1は、例えば(1)に示すように、送信するべきATMセル70-1、70-2を特定あるいは任意のスロットで出力する。同様に、ノード10-2も、(2)に示すように、空きスロットに対してATMセル71-1を出力する。このようにして各ノードが次々とセルを送出すると、最後のノード10-nの出力は、(n)に示すようなATMセル列となり、

これ(n+1)がバス終端点に流入する。バス終端機能の役割の1つは、上記セル列によるATMセルの頻度、あるいはバスの使用頻度を監視することにある。

【0014】図6～図9は、上記図2、図3に示したループドバスシステムに適用されるノードの構成を示す。各ノード10-iは、バスとの間のインタフェースを行う物理インタフェース機能部103-iと、バスへのアクセスを行うメディアアクセス機能部104-iとを備えている。上記メディアアクセス機能部104-iは、バスへのアクセスを制御するためのアクセス制御機能部100-iと、バス制御機能部102A-iおよび102B-iからなり、前述したバス先頭機能30a、30bとバス終端機能31a、31bは、これらのバス制御機能部102A-iまたは102B-iの何れかに含まれている。

【0015】ループドバスの途中に位置したノード、すなわち、バス先頭機能とバス終端機能が必要とされないノードは、図6に示すように、バス制御機能102A-iと102B-iが、受信情報を通過させるように動作する。

【0016】図2におけるノード10-1のように、バスAの先頭と終端、およびバスBの先頭と終端になるノードは、図7に示すように、バス制御機能102A-i内にあるバス先頭機能30aと30b、およびバス終端機能31aと31bが動作中の状態となる。この場合、バスAとバスBは、それぞれバス制御機能102A-i内で切断された状態となっており、バス終端31aからバス先頭30aへの情報伝達と、バス終端31bからバス先頭30aへの情報伝達は行なわれない。

【0017】図3におけるノード10-5のように、障害箇所に隣接してバスAの先頭とバスBの終端になったノードは、図8に示すように、バス制御機能102A-i内でバス先頭機能30aとバス終端機能31bが動作中の状態となる。

【0018】また、図3におけるノード10-4のように、障害箇所に隣接してバスBの先頭とバスAの終端になるノードは、図9に示すように、バス制御機能102B-i内でバス先頭機能30bとバス終端機能31aが動作中の状態となる。

【0019】

【発明が解決しようとする課題】然るに、上述した従来のループドバスシステムでは、正常時の運用において、ループドバスの先頭となるノード10-1に、バスAの先頭機能30aとバスBの先頭機能30bとが同時に必要となる。この為、図7に示したように、バス制御機能102A-iに、バス先頭機能30aと30bとを備えておく必要がある。

【0020】また、例えば上記ノード10-1とこれに隣接するノード10-2との間でバス障害が発生した場合を想定すると、上記ノード10-1は、バス制御機能

102B-1にもバス先頭機能30bを備える必要がある。つまり、その他のノードが2個のバス先頭機能を持てばよいのに対して、正常時にループドバスの先頭となるノード10-1には3個のバス先頭機能が必要とされ、ループドバスシステムの構成に複数種類のノードを必要とするという問題がある。

【0021】更に、上述した従来のループドバスシステムでは、正常状態では、バスA20aの先頭とバスB20bの先頭が同一ノード内に配置され、バス障害が発生すると、バスA20aの先頭とバスB20bの先頭が、障害位置に応じて決まる別々のノードに配置されるという状態変化が生じる。その為、バス障害の原因が取り除かれて、バスを正常時の運用状態に復帰させる時、いわゆる切り戻しのための操作が必要になり、時間的なロスが生じるという問題がある。

【0022】本発明の目的は、同一構造の複数のノードで構成できる改良された構造のループドバスシステムを提供することにある。

【0023】本発明の他の目的は、正常時と障害発生時の運用状態の切り換え、および障害回復時のための操作が容易に行なえる構成のループドバスシステムを提供することにある。

【0024】本発明の更に他の目的は、ノードの追加と削除が容易に行なえる構成のループドバスシステムを提供することにある。

【0025】

【課題を解決するための手段】上記目的を達成するために、本発明によるループドバスシステムは、信号伝送方向が互いに逆方向の第1、第2のバスでループ状に接続した複数のノード手段からなり、上記各ノード手段が、上記第1、第2のバスに対応してそれぞれバス先頭機能部とバス終端機能部とを備え、正常時に、上記ノード手段間を接続する上記第1、第2のバスの1部が情報伝送に無関係となるように、少なくとも2つのノード手段で、上記第1バスのための先頭機能部および終端機能部と、上記第2バスのための先頭機能部および終端機能部とを動作させることを特徴とする。

【0026】本発明のループドバスシステムの他の特徴は、正常時の運用状態で、第1バスの先頭と第2バスの先頭をそれぞれ別々のノードに位置させ、第2バスの終端機能を第1バスの先頭機能が位置するノードで、また、第1バスの終端機能を第2バスの先頭機能が位置するノードで動作させたことを特徴とする。

【0027】本発明によるループドバスシステムの更に他の特徴は、各ノードが、アクセス制御の入力側に位置したバス制御機能部にバス先頭機能を備え、アクセス制御の出力側に位置したバス制御機能部にバス終端機能を備えたことにある。

【0028】

【作用】本発明によるループドバスシステムによれば、

正常時の運用状態において、バスの先頭機能とバス終端機能が別々のノードに位置している為、バスの終端機能が動作しているノードとバスの先頭機能が動作しているノードとの間のバス部分を、ループドバスの機能に関与しない未使用状態とすることができる。

【0029】従って、ループドバスの何れかの部分に障害が発生した場合、上記未使用状態となるバス部分が障害発生箇所に位置するようにバス先頭機能とバス終端機能を移動（バスの再構成）することによって、障害時に正常時と実質的に同じ状態でシステムを運用することができる。また、上記再構成後の状態で上記障害箇所の修理作業を終えれば、バスを元の状態に切り戻す操作を行なうことなく、実質的に正常時と同じ状態に復帰させたことになる。

【0030】また、本発明のループドバスシステムによれば、再構成による各ノードの運用状態と通常時の各ノードの運用状態が、ループドバスの全体構成として同一の状態となるため、各ノードに同一のバス制御機能を備えたハードウェア構成上均質なものを適用することが可能となり、装置制御のためのファームウェアやソフトウェアを簡単化することができる。

【0031】また、本発明のループドバスシステムによれば、ループドバスの機能に関与しない未使用状態のバス部分にノードを追加した後、バスの先頭機能とバス終端機能を上記追加ノードに移動させることにより、システムの拡張を容易に実現できる。

【0032】

【実施例】以下、本発明の1実施例を図面を参照して詳細に説明する。

【0033】図1は、本発明によるループドバスシステムの1実施例を示す。この例では、それぞれ信号線インターフェイス101（101-1～101-n）とアクセス制御部100（100-1～100-n）とからなる複数のインタフェースカード10（10-1～10-n）をバスA、バスBでループ状に接続し、各信号線11（11-1～11-n）からインターフェイス101に到着した情報を他の任意のインタフェースに出力できるようにした交換機の機能をもつループドバスシステムの構成を示す。各インタフェースカード10のアクセス制御部100（100-1～100-n）は、ループドバスにおけるノードの機能を備える。

【0034】信号線11-iから到着した情報（パケットあるいはセル）は、インターフェイス101-iにおいて終端され、アクセス制御部100-iに送られる。アクセス制御部100-iでは、受信情報に含まれるヘッダ情報から、これを出力すべき送信先インタフェースカード10-jを判断し、該送信先インタフェースカード10-jに対して順方向となるバス（A）20a、またはバス（B）20bの空きスロットに情報を出力する。

【0035】送信先インタフェースカード10-jは、

アクセス制御部100-jが自ノード宛の情報をバスから読み込み、これをインタフェース部101-jに送る。インタフェース部101-jは、アクセス制御部からの受信情報に、信号線11-jへの送信に必要な処理を行った後、これを信号線11-jに出力する。

【0036】図1のループドバスシステムでは、バス（A）20aのためのバス先頭機能30aをインタフェースカード10-1で、また、バス（B）20bのためのバス先頭機能30bをインタフェースカード10-nで動作させ、更に、バス（A）20aのためのバス終端機能31aをインタフェースカード10-nで、バス（B）20bのためのバス終端機能31bをインタフェースカード10-1で動作させている。この場合、ノード10-1とノード10-nの間のバス部分は、バス終端機能31a、31bとバス先頭機能30a、30bとの間にある為、破線で示す如く、ループドバスによる情報の伝送に無関係な区間となる。

【0037】図10は、本発明によるループドバスの機能を説明するために、ノード数を6とし、図1のインターフェイス部10を省略して簡単化したブロック図である。ノード10-1～10-6は、互いの反対方向に信号を送る単方向のバス（A）20aとバス（B）20bに接続され、これらのバスに対する情報の送出とバスからの情報の受信機能を果たす。

【0038】これらのバス20aと20bは、ループ状を呈しているが、機能的には、ノード10-1と10-6を端点として、それぞれバスの起点（バス先頭）とバスの終点（バス終端）とをもつ情報伝送範囲の限定されたバスを形成している。上記バス先頭にはバス先頭機能30a、30bが位置し、バス終端にはバス終端機能31a、31bが位置している。バス先頭機能30a、30bは、各ノードがバス上に情報を送出するための時間的位置を指定する役割を果たす。また、バス終端機能31a、31bは、必要に応じてバスを流れる情報を監視し、バスから到着した情報を廃棄する役割をもつ。

【0039】バス上を送送する情報の形式には種々の形態が適用できるが、以下の説明では、広帯域ISDNで用いられるATMセル（図4参照）を適用した例について説明する。

【0040】図10に示すように、本発明によるループドバスシステムでは、バス（A）20aのためのバス先頭機能30aが、バス（B）20bのためのバス先頭機能30bが動作するノード10-6とは別のノード10-1上で動作するようにしたことの特徴がある。また、バス（B）20bのためのバス終端機能31bは、バス（A）20aのためのバス先頭機能30aと同一のノード10-1で動作し、バス（A）20aのためのバス終端機能31aは、バス（B）20bのためのバス先頭機能30bと同一のノード10-6で動作し、隣接する上記ノード10-1とノード10-6との間のバス部分2

0 a'、20 b' が、外見上ノード間を接続しているものの、機能的には情報の伝送に寄与しない未使用のバス部分となっていることに特徴がある。これらの未使用のバス部分は、仮りに、ここにバス障害が発生しても、ループドバスの構成および機能に影響しないため、本発明のシステムでは、正常時のシステム構成とバスの1部に障害が発生した場合のシステム構成を同一にすることができる。

【0041】図11は、本発明のループドバスシステムにおけるバス途中のノードの機能を示す。各ノード102-1は、それがバスの起点または終点となった場合を除き、バス制御部102A-1と102B-1が受信情報を中継する動作モードとなるため、その機能は図6に示した従来のノード構成と同様である。

【0042】図12は、バス(A)20aの先頭となったノードの機能構成を示す。この場合、バス(A)20aに対しては、バス制御部102A-1にあるバス先頭機能30aを起動し、スロットジェネレータとして機能させる。この時、上記バス制御部102A-1内のバス終端機能31bを起動し、バス(B)20bに対する終端動作をさせる。このように先頭機能と終端機能を動作させることによって、バス制御部102Aに接続されたバスBの下流部分が、情報の伝送に関与しない未使用状態のバス部分となる。

【0043】図13は、バス(B)20bの先頭になるノードの機能構成を示す。バス(B)20bに対しては、バス制御部102B-1内のバス先頭機能30bを動作させ、スロットジェネレータとして機能させる。また、上記バス制御機能102B-1内のバス終端機能31aを動作させ、バス(A)20を終端する。これによって、バス制御部102Bに接続されたバスAの下流部分が、その後バス再構成が行われる迄の間、未使用状態となる。

【0044】上述した図10~図12から明らかなように、本発明のループドバスシステムにおいては、各ノードは、アクセス制御部100とバスとの間にバス制御部102A-1と102B-1を有し、上記各バス制御部に、それぞれバス先頭機能30(30aまたは30b)とバス終端機能31(31aまたは31b)を備えればよい。従って、従来のように、正常動作時にバス先頭となるノードが他のノードと異なった特殊な構造としておく必要はなく、ループドバスシステムを均質な構造をもつ複数のノードで構成できる。

【0045】図14は、バス制御部102-1の構成の1例を示す。ここでは、説明を一般化するために、バスA、バスBに代えて、バス制御部に接続されるバスを「バス1」、「バス2」としている。

【0046】バス制御部102-1は、バス1の入力線301-1とスロットジェネレータ200の出力との何れかを選択してバス1の出力線302-1に送出するセ

レクタ210と、バス2の入力線301-2に接続されたセルモニタ220と、上記バス1の入力線301-2と出力線302-2との間に設けられたゲート230とを有し、上記セクタ210とゲート230の動作をそれぞれ制御信号線303-1、303-2からの制御信号で制御できるようになっている。

【0047】上記バス制御部102-1、図11に示したバス途中のノードに属した各バス制御部、図12に示したバスAの先頭ノードにおけるアクセス制御部100-1の直後のバス制御部102B-1、あるいは、図13に示したバスBの先頭ノードにおけるアクセス制御部100-1の直後のバス制御部102A-1に相当する場合は、バス入力情報をバス出力として通過させればよい。セクタ210がバス1の入力線301-1を選択し、ゲート230が開放されるように制御信号を与える。この場合、セルモニタ220のモニタ結果は無視すればよい。

【0048】上記バス制御部102-1が、図12に示したバスAの先頭ノードにおけるアクセス制御部100-1の直前のバス制御部102B-1、あるいは、図13に示したバスBの先頭ノードにおけるアクセス制御部100-1の直前のバス制御部102A-1に相当する場合は、バスの先頭機能およびバスの終端機能を動作させるために、セクタ210がスロットジェネレータ200の出力を選択し、ゲート230が閉じるように制御信号を与え、セルモニタ220を動作させる。

【0049】図15は、スロットジェネレータ200の構成の1例を示す。スロットジェネレータ200では、1セル(53バイト)に相当する時間単位でタイムスロットを生成するために、1バイト相当の基本クロックを53進のカウンタ201でカウントし、該カウンタから各セルの先頭を示すタイミング信号を発生させる。上記セル先頭信号と基本クロックは、シフトレジスタ202に入力される。上記シフトレジスタ202の各段の出力はOR回路203に入力され、これによって、各セル先頭から5バイト長の期間にセルヘッダ区間を示す信号が生成される。

【0050】上記セルヘッダ信号をアドレスカウンタ204にイネーブル信号として与え、上記アドレスカウンタ204で基本クロックをカウントすると、セルヘッダ区間でカウントアップするカウンタ値が得られ、該カウンタ値をアドレスとしてヘッダメモリ205がアクセスされる。上記ヘッダメモリ205には、スロットジェネレータ200で生成すべき各スロットのヘッダ情報(検査符号を含む)が予め書き込んであり、これによって、各タイムスロットのヘッダ区間毎にヘッダ情報が読み出され、セクタ206に入力される。上記セクタ206は、OR回路203の出力によって、セルヘッダ期間にはヘッダメモリ205の出力を選択し、その他の帰還は"0"信号を選択するように制御されている。これによ

って、各スロット毎に、5バイトのヘッダ部と、それに続く48バイトのユーザ情報部（“0”ビット区間）とからなるセルフフレームが生成される。

【0051】図16は、セルモニタ部220の構成に1例を示す。バスからバイト単位で入力された信号は、ラッチ回路221a～221cによって次々とラッチされ、各セルの先頭4バイト（ヘッダ情報部）の内容が並列展開され、32ビットのラッチ回路223に供給される。上記ラッチ回路223の出力は、比較器225a、225b、225c、……に並列的に入力され、予めレジスタに記憶されているデータ（ヘッダ情報として含まれるべき定数や変数など）と比較され、これによって入力セルの種別等が識別される。図示した例では、セル種別の識別結果が、カウンタ226a、226b、226c、……に入力され、セル種別毎の到着セル数が計測されている。例えば、カウンタ226aは、先頭1バイトの最上位ビットが“0”のスロットを空スロット数としてカウントしている。

【0052】尚、4クロックディレイ回路222は、セル先頭を示すタイミング信号と基準クロックとから、上記ラッチ223回路にヘッダ情報をラッチするためのタイミング信号を生成する。また、1クロックディレイ回路224は、上記4クロックディレイ回路222の出力と基準クロックとから、カウンタ226a、226b、226c、……をカウントアップするためのタイミングを生成する。

【0053】次に、図17～図19を参照して、図1に示した本発明のループドバス構成を適用した交換機1におけるバスの再構成動作について説明する。

【0054】図17は、インタフェースカード（ノード）10-2と10-3との間でバス障害40が発生した状態を示している。この場合、それ迄機能していたバス（A）20aのバス先頭機能32aを非動作状態にし、これに代えて、ノード10-3のバス先頭機能30aを動作させる。また、バスB20bのバス先頭機能32bを非動作状態にし、これに代えてノード10-2のバス先頭機能30bを動作させる。同様に、バスの終端機能についても、それ迄動作していたバス終端機能33aに代えてノード10-2のバス終端機能31aを、また、バス終端機能33bに代えてノード10-3のバス終端機能31bをそれぞれ動作させる。

【0055】図1と図17を比較して明らかなように、上述したバスの再構成に伴って、それ迄ノード10-1とノード10-nとの間にあった未使用バス部分（バス開口部）が、ノード10-2とノード10-3との間に移動する。しかしながら、バス先頭機能30a、30bとバス終端機能31a、31bとの相対的な位置関係は不変であり、正常時のバス構成と障害時のバス構成とを制御上で区別する必要はない。

【0056】図18は、インタフェースカード（ノード）

ド）自体に障害が発生した場合のループドバス再構成の1例を示す。この場合は、バス（A）20aについては、バス先頭機能32aに代えてノード10-3のバス先頭機能30aを動作させ、バス（B）20bについては、バス先頭機能32bに代えてノード10-1のバス先頭機能30bを動作させる。同様に、バスの終端機能についても、バス終端機能33aに代えてノード10-1のバス終端機能31aを、また、バス終端機能33bに代えてノード10-3のバス終端機能31bをそれぞれ動作させる。

【0057】図1と図18を比較して明らかなように、上記バスの再構成に伴って、それ迄ノード10-1とノード10-nとの間にあったバスの開口部が、ノード10-1とノード10-3との間に移動する。この場合、ノード数が減少しても、バス先頭機能30a、30bとバス終端機能31a、31bとの相対的な位置関係は不変であり、システムの制御上は、正常時と障害発生時のバス構成を区別する必要はない。

【0058】図19は、図1の交換機において、新たにインタフェースカード10-(n+1)を追加した後、バスの再構成を行う例を示す。新たなノード10-(n+1)をバスに挿入する時点で、バス（A）20aの終端機能31aがノード10-nに、また、バス（B）20bの終端機能31bがノード10-1に存在しているために、これらのノード10-1と10-nとの間のバス部分は未使用状態にある。従って、この部分において新たなインタフェースカード（ノード）の追加作業を行っても、他のインタフェースカード（ノード）間の通信動作には影響はない。新たなノード10-(n+1)をループに挿入した後、バスA20aにおけるバス先頭機能32aに代えてノード10-(n+1)のバス先頭機能30aを動作させ、バス（B）20bにおけるバス終端機能33bに代えてノード10-(n+1)のバス終端機能31bを動作させる。この再構成により、ノード数を増加したループドバスが形成されるが、バス先頭機能とバス終端機能の移動は1回で済み、システム運用に与える影響は極めて少ない。

【0059】以上の実施例では、各ノード毎にインタフェースカードが形成されていたが、1つのインターフェイスカードが複数のノード機能を有し、複数のノード単位で追加、削除の作業が行われるようなシステム構成に対しても本発明は適用可能である。

【0060】

【発明の効果】以上の説明から明らかなように、本発明によれば、同一構成のノードによってループドバスシステムを構成することができ、且つ、バスの1部に障害が発生した場合でも、バス先頭機能とバス終端機能を障害発生箇所に応じた位置に移動することによって、正常時と実質的に同一の状態でシステムを運用できる。また、ループの1部に未使用状態のバス部分が存在しているた

め、これを利用してノードの追加を容易に行え、拡張されたループドシステムを迅速に稼動することができる。

【図面の簡単な説明】

【図1】本発明によるループドバスシステムの1実施例を示すブロック構成図。

【図2】従来のループドバスシステムの正常時の運用状態を示すブロック図。

【図3】従来のループドバスシステムのバス再構成後の状態を示すブロック図。

【図4】ATMセルのフォーマットの1例を示す図。

【図5】ループドバス上の信号を説明するためタイミング図。

【図6】従来のループドバスシステムにおけるループドバスの途中に存在するノードの構成を示す機能ブロック図。

【図7】従来のループドバスシステムにおける正常時にバス先頭機能をもつノードの構成を示す機能ブロック図。

【図8】従来のループドバスシステムにおける再構成時にバスAのための先頭機能をもつノードの構成を示す機能ブロック図。

【図9】従来のループドバスシステムにおける再構成時にバスBのための先頭機能を持つノードの構成を示す機能ブロック図。

【図10】本発明によるループドバスシステムの構成を説明するためのブロック図。

【図11】本発明によるループドバスシステムにおけるループ途中のノードの構成を示す機能ブロック図。

【図12】本発明によるループドバスシステムにおけるバスAの先頭に位置するノードの構成を示す機能ブロック図。

【図13】本発明によるループドバスシステムにおけるバスBの先頭に位置するノードの構成を示す機能ブロック図。

【図14】本発明によるループドバスシステムにおける各ノードが備えるバス制御部の一実施例を示す機能ブロック図。

【図15】バス制御部が備えるスロットジェネレータの一実施例を示す機能ブロック図。

【図16】バス制御部が備えるセルモニタの一実施例を示す機能ブロック図。

【図17】本発明によるループドバスシステムにおけるバス障害時のループドバス再構成を説明するためのブロック図。

【図18】本発明によるループドバスシステムにおけるノード障害時のループドバス再構成を説明するためのブロック図。

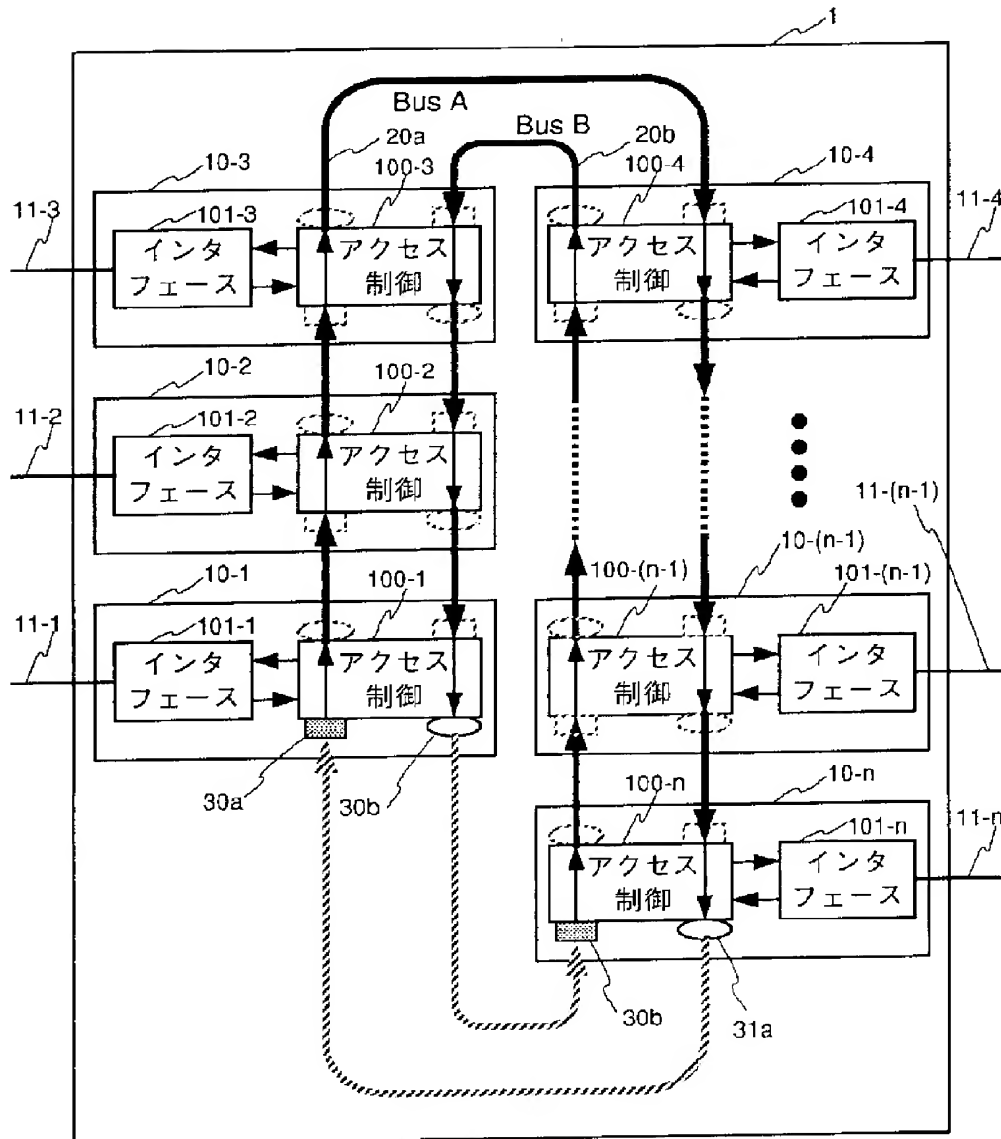
【図19】本発明によるループドバスシステムにおけるノード増設時のループドバス再構成を説明するためのブロック図。

【符号の説明】

1…交換機、5…ATMセル、10-1～(n+1)…ノードもしくはインタフェースカード、11-1～(n+1)…インタフェース、20a…バスA、20b…バスB、20a'…バスAの未使用部分、20b'…バスBの未使用部分、30a…バスAのバス先頭機能、30b…バスBのバス先頭機能、31a…バスAのバス終端機能、31b…バスBのバス終端機能、32a…ループドバスの再構成前のバスAのバス先頭機能、32b…ループドバスの再構成前のバスBのバス先頭機能、33a…ループドバスの再構成前のバスAのバス終端機能、33b…ループドバスの再構成前のバスBのバス終端機能、40…バス障害、41…ノード障害もしくはインタフェースカード障害、50…ATMセルのヘッダ部、51…ATMセルのヘッダ情報部、52…ATMセルのヘッダ検査符号部、53…ATMセルのユーザ情報部、60-1…スロット、70-1、70-2、71-1、72-1、73-1、74-1…スロットに書き込まれたATMセル、100-1～(n+1)…アクセス制御機能、101-1～(n+1)…インタフェース機能、102-1～n、102A-1～n、102B-1～n…バス制御機能、103-1～n…物理インタフェース機能、104-1～n…メディアアクセス機能、200…スロットジェネレータ機能、201…53進カウンタ、202…シフトレジスタ、203…ORゲート、204…アドレスカウンタ、205…ヘッダメモリ、206…セクタ、210…セクタ機能、220…セルモニタ機能、221a、221b、221c…ラッチ、222…4クロックディレイ、223…ヘッダラッチ、224…1クロックディレイ、225a、225b、225c…比較器、226a、226b、226c…カウンタ、230…ゲート機能。

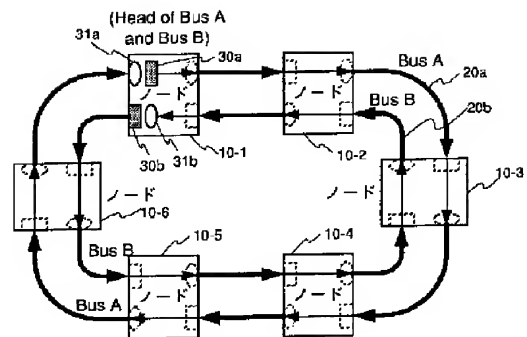
【図1】

図 1



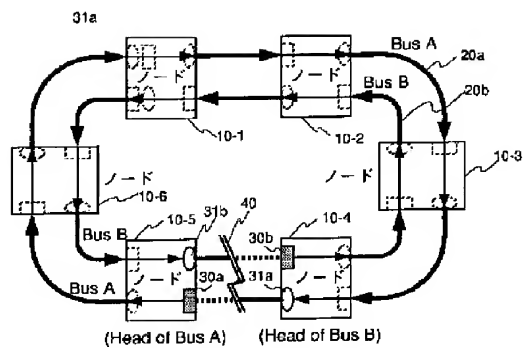
【図2】

図2



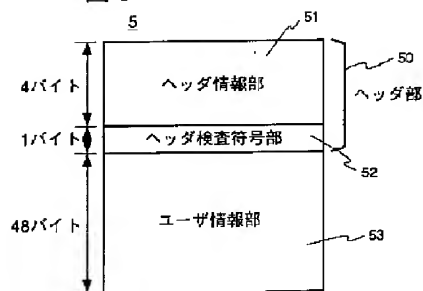
【図3】

図3



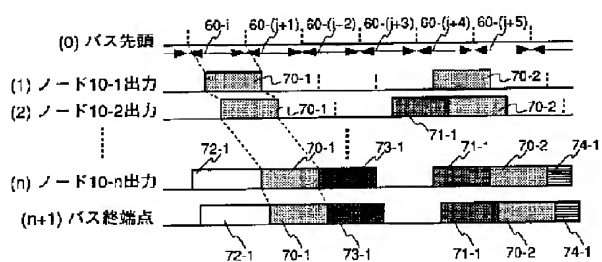
【図4】

図4



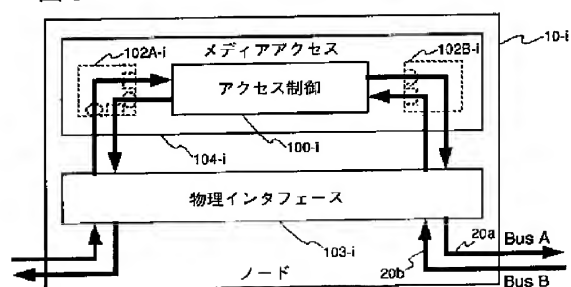
【図5】

図5



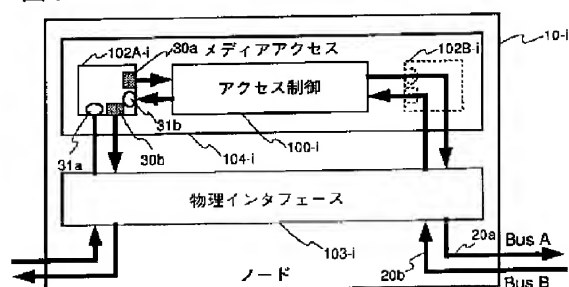
【図6】

図6



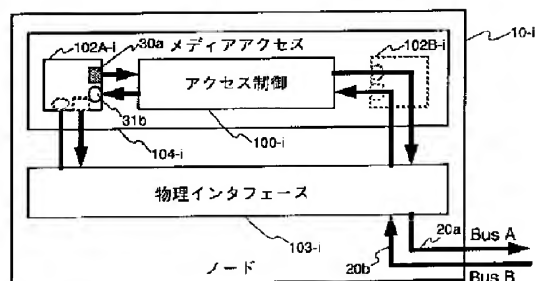
【図7】

図7



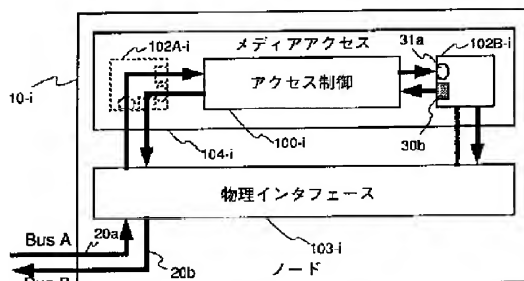
【図8】

図8



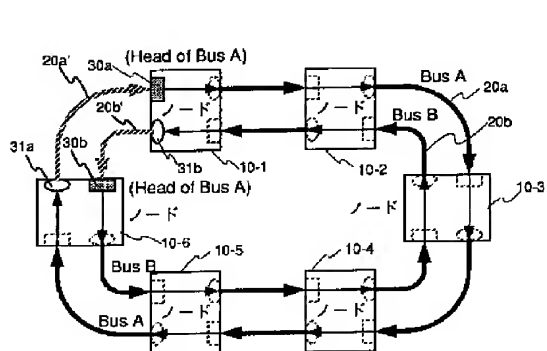
【図9】

図9



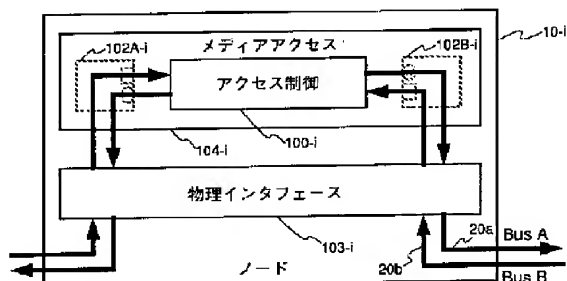
【図10】

図10



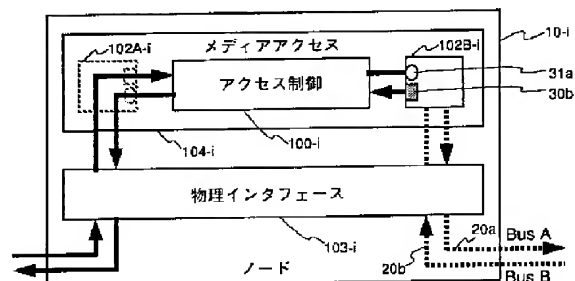
【図11】

図11



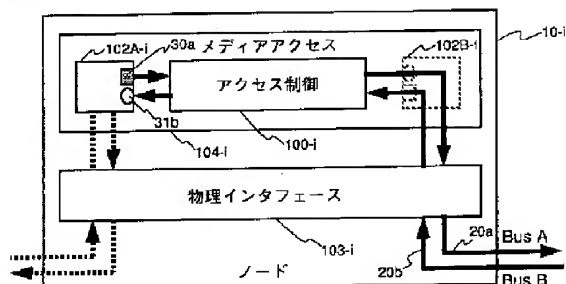
【図13】

図13



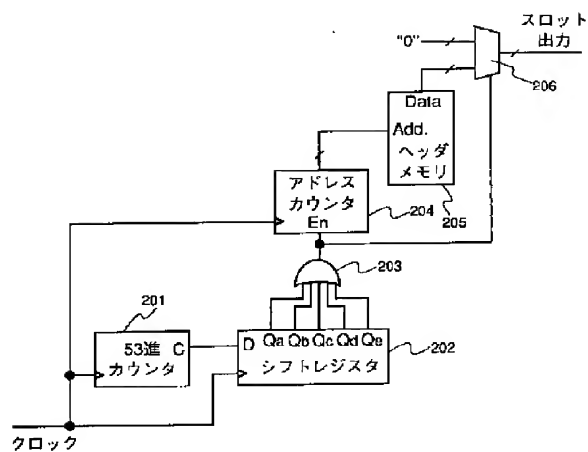
【図12】

図12



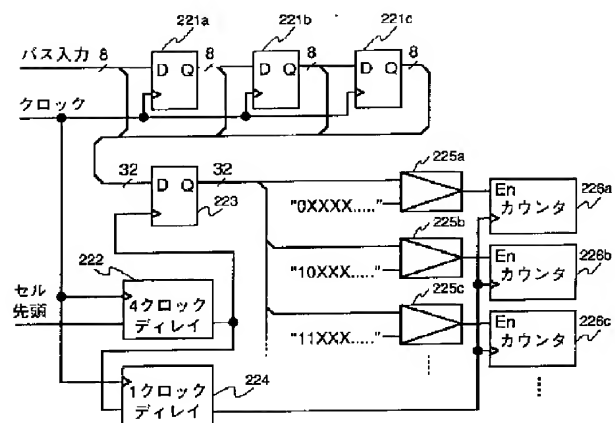
【図 15】

图 15



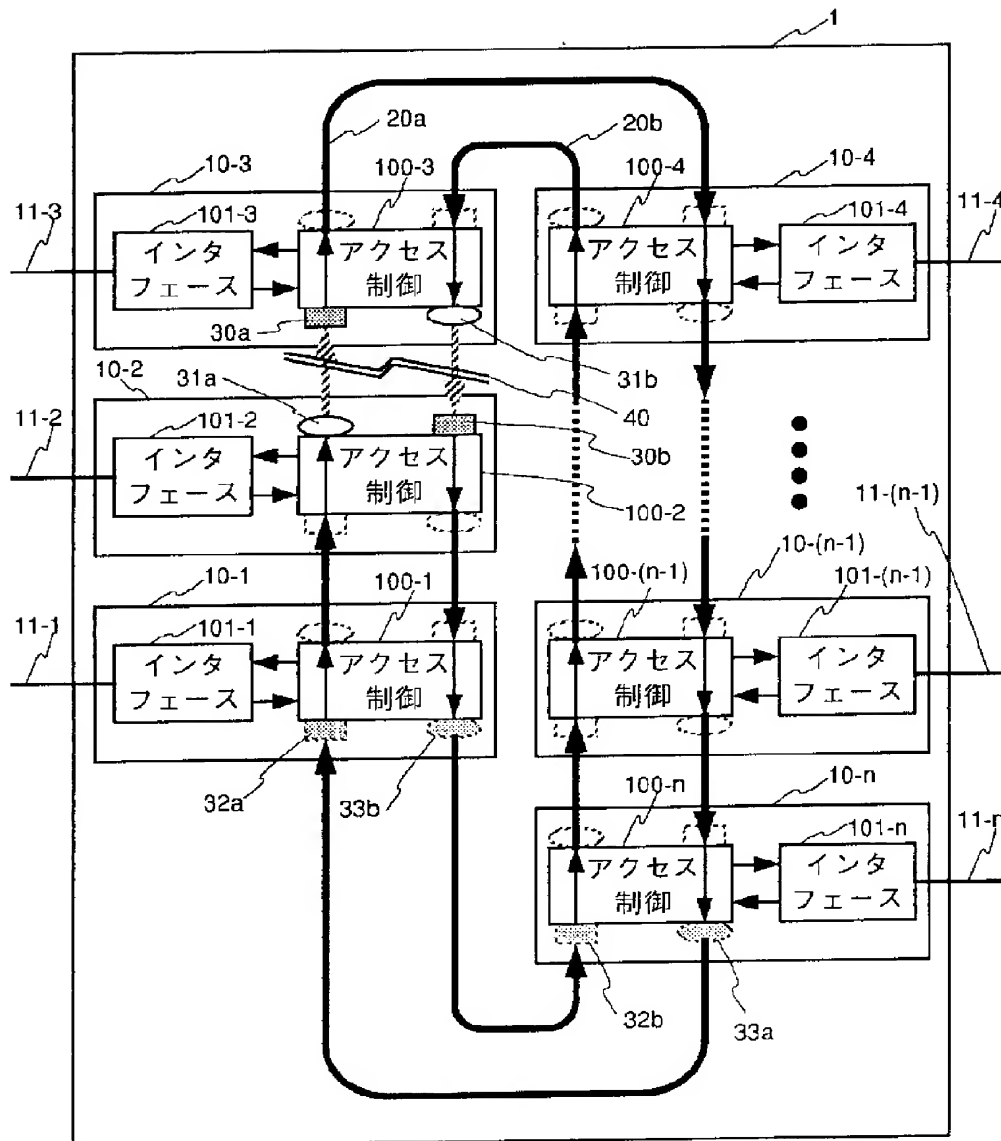
【図 16】

图 16



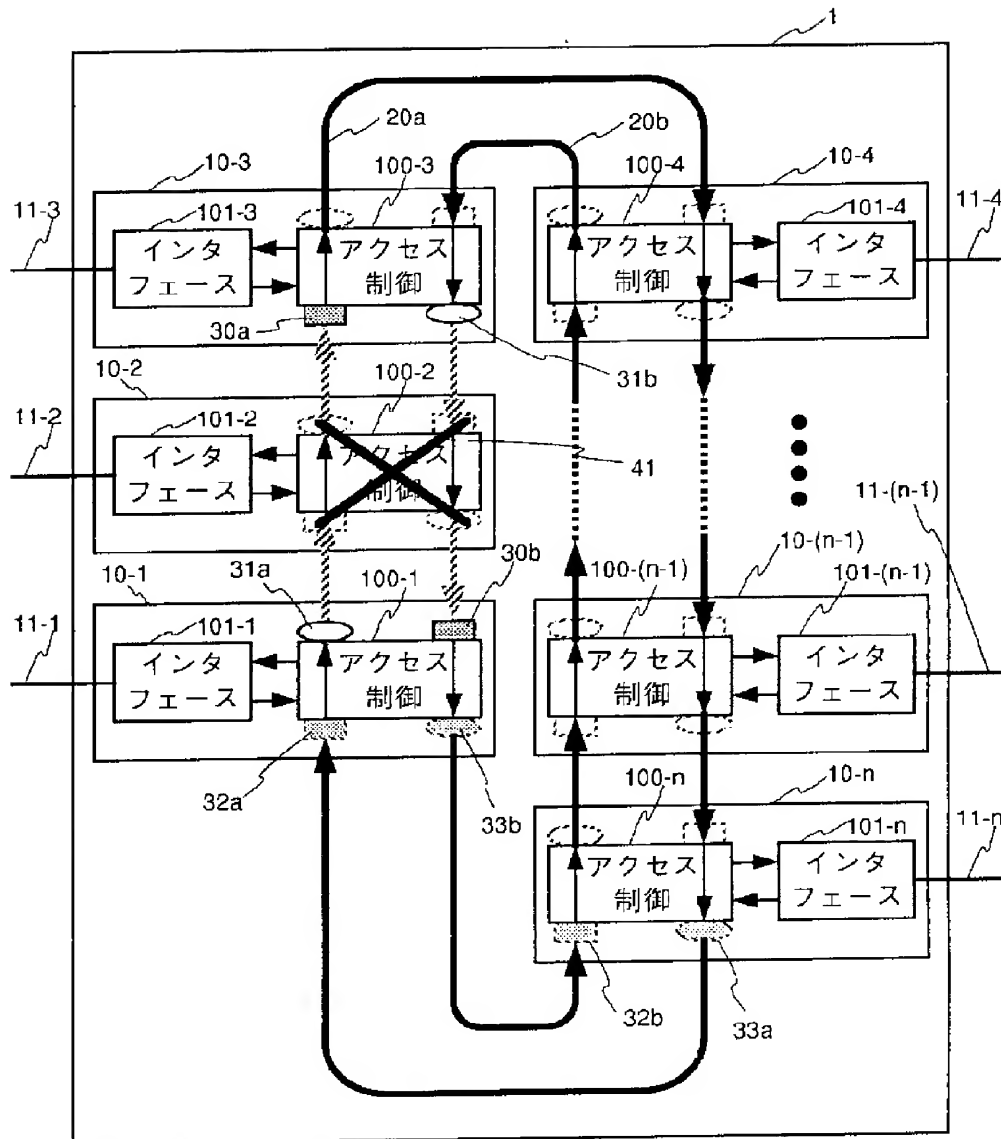
【図17】

図17



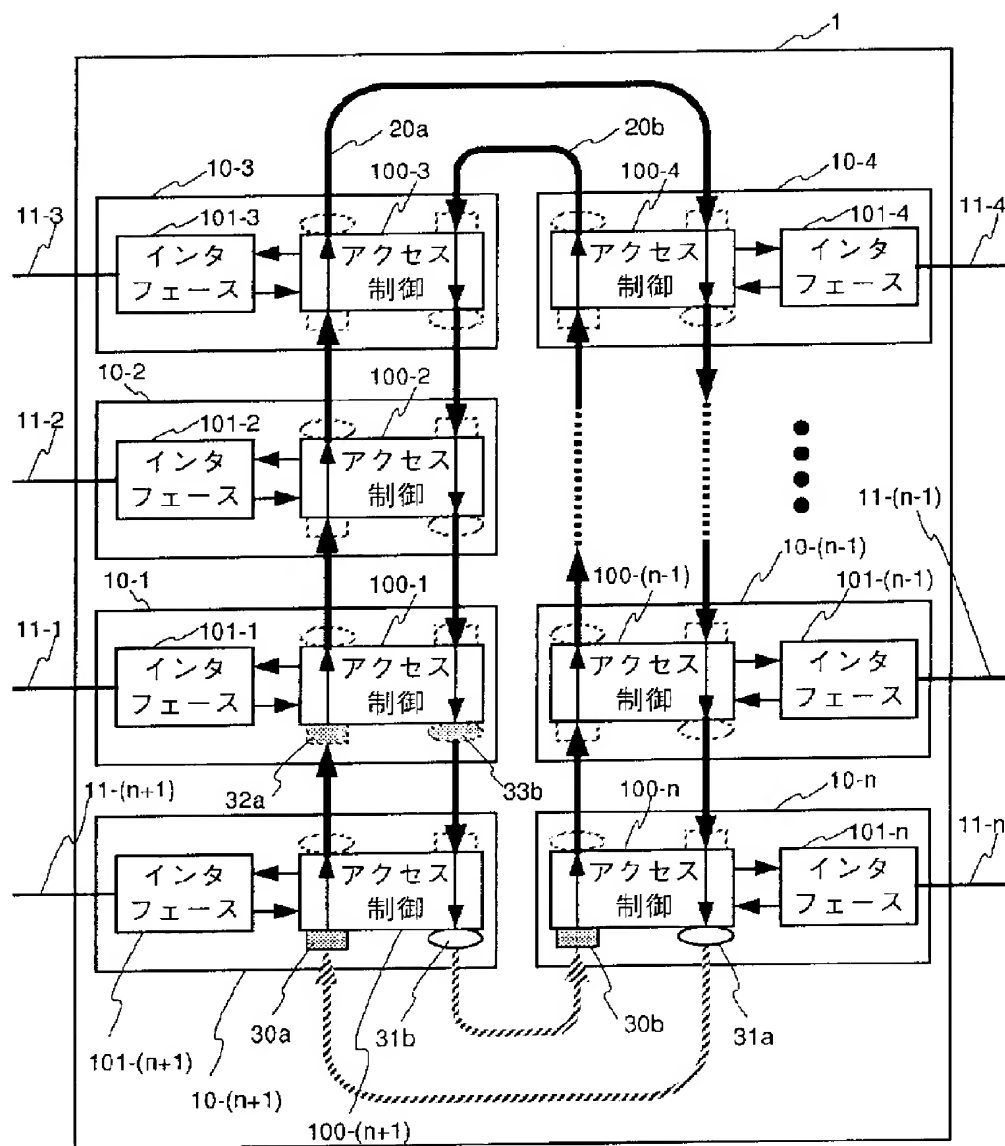
【図18】

図18



【図19】

図19



フロントページの続き

(51) Int. Cl. 5

識別記号

庁内整理番号

F I

技術表示箇所

7341-5K

H 0 4 L 11/00

3 2 0